

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-87622

⑬ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)3月28日

H 01 L 21/28

M  
E  
S

7738-5F

7738-5F

7342-5F

21/306

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 半導体集積回路の製造方法

⑯ 特 願 昭63-241462

⑰ 出 願 昭63(1988)9月26日

⑱ 発 明 者 大 窪 宏 明 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

発明の名称

半導体集積回路の製造方法

特許請求の範囲

不純物を含有するケイ酸ガラス膜とその上に積層された絶縁膜とを含んでなる層間絶縁膜に開孔されたコンタクト孔を有する半導体集積回路の製造方法において、層間絶縁膜を形成し、所定の開孔を設ける工程と、前記ケイ酸ガラス膜に含まれる不純物の外部への拡散が無視できる温度で全面に酸化シリコン膜、窒化シリコン膜及び多結晶シリコン膜を順次堆積させる工程と、異方性エッチングにより、選択的に前記多結晶シリコン膜をエッチングし、前記開孔の側面部にのみ多結晶シリコンの第1側壁膜を形成する工程と、前記第1側壁膜をマスクにして、前記窒化シリコン膜をウェットエッチングし、前記開孔の側面部にのみ窒化シリコンの第2側壁膜を形成する工程と、ウェッ

トエッチングにより前記第1側壁膜を除去する工程と、前記第2側壁膜をマスクにして前記酸化シリコン膜をウェットエッチングし、前記開孔の側面部にのみ酸化シリコン膜の第3側壁膜を形成する工程と、ウェットエッチングにより前記第2側壁膜を除去する工程とにより前記コンタクト孔を形成する工程を含むことを特徴とする半導体集積回路の製造方法。

発明の詳細な説明

(産業上の利用分野)

本発明は、半導体集積回路の製造方法に関し、特に、酸化シリコン膜や窒化シリコン膜等の絶縁膜と、リン、ボロン等の不純物を含有ケイ酸ガラス膜(PSG膜、BPSG膜等)とから成る多層の層間絶縁膜に開孔されたコンタクト孔を有する半導体集積回路の製造方法に関する。

(従来の技術)

従来、この種の半導体集積回路の製造方法は、例えば、NPN型のバイポーラトランジスタのベ

ース・エミッタ接合形成において、第2図に示すように、まず、N型シリコン基板1に素子分離のためのフィールド酸化膜2、ベース領域となるP型拡散層3が形成され、次に層間絶縁膜として酸化シリコン膜4-1、PSG膜5(リンケイ酸ガラス膜)、酸化シリコン膜4-2から成る3層膜が形成されて、ホトレジストをマスクにコンタクト孔6が開孔される。開孔は基板表面へダメージを与えないよう、異方性エッチングとウェットエッチングの組合せによって行なわれるのが普通である。次にヒ素をドーブした多結晶シリコン膜をバタニングしてエミッタ電極10が形成される。熱処理によってエミッタ電極10から基板中にヒ素を拡散させることにより、エミッタ領域となるN型拡散層11がベース領域内に形成されるというものであった。

〔発明が解決しようとする課題〕

上述した従来の半導体集積回路の製造方法では、コンタクト孔が形成されたとき、PSG膜がコンタクト孔側壁部に露出しているため、その後

の熱工程中に、PSG膜中のリンのアウト・ディフュージョンにより、エミッタ電極や基板中にリンが拡散してしまい、PN接合特性等の電気的な諸特性を劣化させるという欠点がある。また、これを防ぐために、例えば、コンタクト孔を開孔後酸化シリコン膜を成長させ、これに異方性エッチングを行うことによりコンタクト孔内の側壁部に酸化シリコン膜を残し、PSG膜を酸化シリコン膜で覆ってしまうという方法が考えられるが、この方法には、酸化シリコン膜の異方性エッチングにより、半導体基板にダメージを与えてしまい、接合特性の劣化を引き起してしまうという欠点がある。

本発明の目的は、層間絶縁膜からの不純物のアウト・ディフュージョンによる悪影響を回避した半導体集積回路の製造方法を提供することにある。

〔課題を解決するための手段〕

本発明の半導体集積回路の製造方法は、不純物含有するケイ酸ガラス膜とその上に積層された

絶縁膜とを含んでなる層間絶縁膜に開孔されたコンタクト孔を有する半導体集積回路の製造方法において、層間絶縁膜を形成し、所定の開孔を設ける工程と、前記ケイ酸ガラス膜に含まれる不純物の外部への拡散が無視できる温度で全面に酸化シリコン膜、窒化シリコン膜及び多結晶シリコン膜を順次堆積させる工程と、異方性エッチングにより、選択的に前記多結晶シリコン膜をエッチングし、前記開孔の側面部にのみ多結晶シリコンの第1側壁膜を形成する工程と、前記第1側壁膜をマスクにして、前記窒化シリコン膜をウェットエッチングし、前記開孔の側面部にのみ窒化シリコンの第2側壁膜を形成する工程と、ウェットエッチングにより前記第1側壁膜を除去する工程と、前記第2側壁膜をマスクにして前記酸化シリコン膜をウェットエッチングし、前記開孔の側面部にのみ酸化シリコン膜の第3側壁膜を形成する工程と、ウェットエッチングにより前記第2側壁膜を除去する工程とにより前記コンタクト孔を形成する工程を含むというものである。

〔実施例〕

次に本発明について図面を参照して説明する。

第1図(a)～(f)は本発明の一実施例を説明するための工程順に示す半導体チップの断面図である。

本実施例は、バイポーラトランジスタのベース・エミッタ接合形成に関するものである。

まず、第1図(a)に示すように、N型シリコン基板101の表面に選択的にフィールド酸化膜102を形成した後、ベース領域となるP型拡散層103をイオン注入により形成する。次に基板全面に酸化シリコン膜104-1、PSG膜105、酸化シリコン膜104-2から成る3層の層間絶縁膜をそれぞれ成長させた後、開孔106'を設ける。開孔形成は基板表面へダメージを与えないよう、異方性エッチングとウェットエッチングによって行なわれるのが普通である。

次に第1図(b)に示すように、基板全面に厚さ0.1～0.3 $\mu$ mの酸化シリコン膜107を

成長させる。このとき、PSG膜105に含まれる不純物が、PSG膜外へ拡散しないよう、成長温度300～500℃の気相成長によって酸化シリコン膜107を成長させる。次に全面に厚さ0.1～0.5μmの窒化シリコン膜108を成長させ、続いて、厚さ0.1～0.5μmの多結晶シリコン膜109を基板全面に成長させる。

次に第1図(c)に示すように、CCl<sub>4</sub>ガスによる異方性エッチングにより、最上層の多結晶シリコン膜を選択的にエッチングして、開孔の側壁部にのみ、多結晶シリコン膜を残して第1側壁膜109'を形成する。この異方性エッチングの際、多結晶シリコン膜は、窒化シリコン膜108、酸化シリコン膜107に対して選択的にエッチングされるため、エッチングにより基板へダメージを与えることはない。

次に第1図(d)に示すように、第1側壁膜109'をマスクにして、ウェットエッチにより窒化シリコン膜108を形成する。

次に第1図(e)に示すように、まず、第1側

壁膜109'をウェットエッチングにより除去する。このとき開孔内の基板面は、酸化シリコン膜107に覆われているため、エッチングされない。その後、第2側壁膜108'をマスクにして、ウェットエッチングにより酸化シリコン膜107をエッチングして、開孔の側壁部に酸化シリコン膜を残して第3側壁を形成すると同時に開孔底面に基板面を露出させる。

次に第1図(f)に示すように、第2側壁膜108'をウェットエッチングにより除去してコンタクト孔106の形成を完了する。その後ヒ素をドーパした多結晶シリコン膜をバターンングしてエミッタ電極110を形成する。エミッタ電極110から、基板中にヒ素を拡散させることにより、エミッタ領域となるN型拡散層111が形成される。このとき、コンタクト孔には第3側壁膜107'があるので、これがPSG膜105からの不純物(リン)のアウト・ディフュージョンを防いでいる。その後、従来通りに層間絶縁膜及びアルミニウムの引き出し電極が形成されることに

より、半導体集積回路を製造する。

(発明の効果)

以上説明したように本発明は、酸化シリコン膜や窒化シリコン膜等の絶縁膜で覆われた不純物を含むケイ酸ガラス膜を含んで成る多層の層間絶縁膜に開孔を設けた後、ケイ酸ガラス膜中の不純物をケイ酸ガラス膜外へ拡散させない条件で全面に酸化シリコン膜を成長させ、この酸化膜を開孔の側面部にのみ残し、ケイ酸ガラス膜を酸化シリコン膜で覆ってしまうことにより、ケイ酸ガラス膜中の不純物が、その後の熱工程で膜外へ拡散するのを防ぐ効果がある。また、酸化シリコン膜を開孔側面部に形成するにあたって、まず前述の酸化シリコン膜に続いて窒化シリコン膜、多結晶シリコン膜を成長し、異方性エッチングにより、窒化シリコン膜に対して選択的に多結晶シリコン膜をエッチングして開孔側面部に多結晶シリコンを残し、続いてこれをマスクにウェットエッチングで開孔側面部に窒化シリコン膜を残して、最後にこれをマスクにウェットエッチングで開孔の側面部

に酸化シリコンの側壁膜を形成し、マスク材をウェットエッチングで除去することにより、コンタクト孔の形成を完了するのでその下にある基板や配線層等に異方性エッチングによるダメージを与えないですむ。

以上要するに、本発明によれば、層間絶縁膜からの不純物のアウト・ディフュージョンを防ぎ、特性の良好な半導体装置を製造できる効果がある。

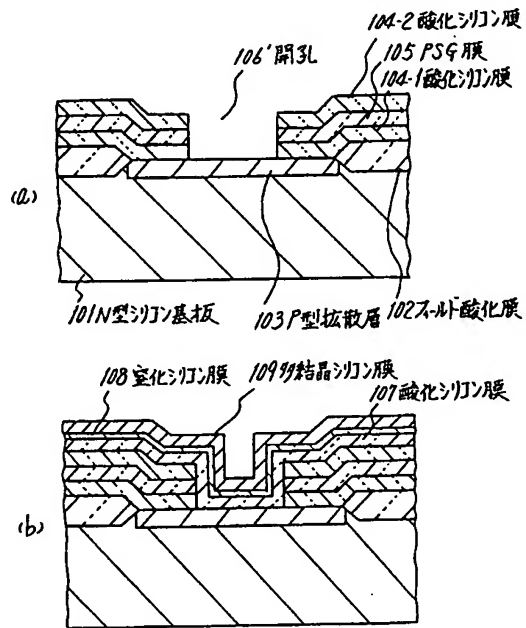
#### 図面の簡単な説明

第1図(a)～(f)は本発明の一実施例を説明するための工程順に示す半導体チップの断面図、第2図は従来例を説明するための半導体チップの断面図である。

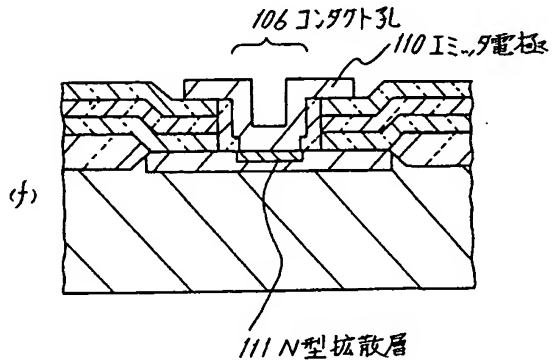
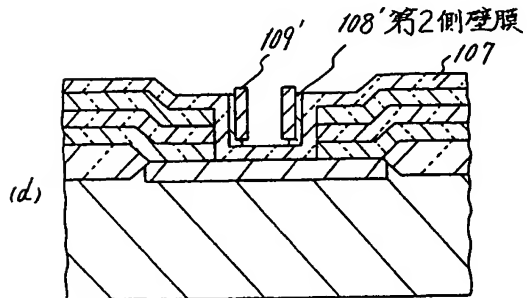
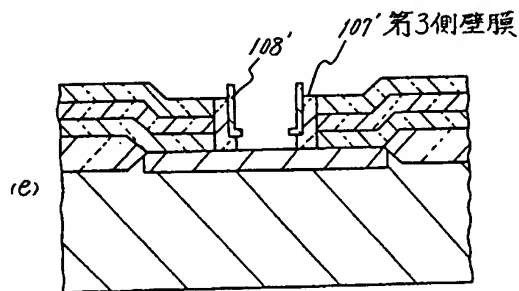
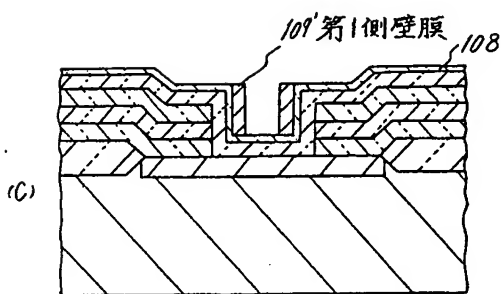
1, 101…N型シリコン基板、2, 102…フィールド酸化膜、3, 103…P型拡散層、4-1, 4-2, 104-1, 104-2…酸化シリコン膜、5, 105…PSG膜、6, 106…コンタクト孔、106'…開孔、107…酸化

シリコン膜、107'…第3側壁膜、5、108  
…窒化シリコン膜、9、109…多結晶シリコン  
膜、109'…第1側壁膜、10、110…エミ  
ッタ電極、111…N型拡散層。

代理人 弁理士 内 原 晋

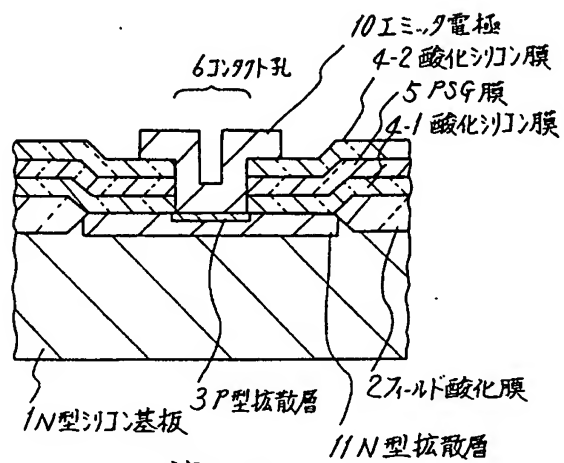


第1図



第1図

第1図



第2図

PAT-NO: JP402087622A  
DOCUMENT-IDENTIFIER: JP 02087622 A  
TITLE: MANUFACTURE OF SEMICONDUCTOR INTEGRATED CIRCUIT  
PUBN-DATE: March 28, 1990

INVENTOR-INFORMATION:  
NAME  
OKUBO, HIROAKI

ASSIGNEE-INFORMATION:  
NAME COUNTRY  
NEC CORP N/A

APPL-NO: JP63241462  
APPL-DATE: September 26, 1988  
INT-CL (IPC): H01L021/28, H01L021/306  
US-CL-CURRENT: 438/763

ABSTRACT:

PURPOSE: To prevent outdiffusion of an impurity from an interlayer insulating film by a method wherein, on condition that an impurity in a silicate glass is not diffused to the outside of the silicate glass film, a silicon oxide film is grown on the whole surface, a silicon nitride film and a polycrystalline silicon film are grown, polycrystalline silicon is left on a side face part of an opening, the silicon nitride film is left, a side-wall film of silicon oxide is formed and a mask material is removed.

CONSTITUTION: A silicon oxide film 107 is formed in such a way that an impurity contained in a PSG film 105 is not diffused to the outside of the film. Then, a silicon nitride film 108 is grown; a polycrystalline silicon film 109 is grown on the whole surface of a substrate. Then, while the polycrystalline silicon film is left, a first side-wall film 109' is formed only on a side-wall part of an opening. Then, the silicon nitride film 108 is formed by making use of the first side-wall part 109' as a mask; the

first  
side-wall film 109' is removed. After that, while the silicon oxide  
film is  
left on the side-wall part of the opening, a third side wall is formed  
by  
making use of a second side-wall film 108' as a mask; a substrate face  
is  
exposed on the bottom of the opening. Then, the second side-wall film  
108' is  
removed; a formation operation of a contact hole 106 is completed.

COPYRIGHT: (C)1990, JPO&Japio